

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-161416

(43)Date of publication of application : 07.06.1994

(51)Int.Cl.

G09G 5/18

G09G 5/40

H04N 5/04

(21)Application number : 04-333721

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 18.11.1992

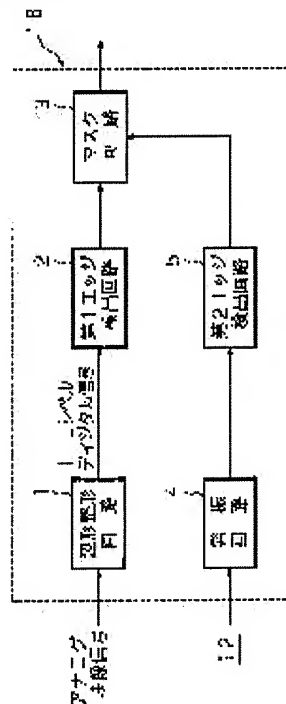
(72)Inventor : OKUNO HIROMITSU

(54) DISPLAY DEVICE WITH FUNCTION FOR DECIDING COMPUTER

(57)Abstract:

PURPOSE: To provide the display device capable of deciding even a computer which can not be decided before.

CONSTITUTION: This display device is equipped with a variable oscillation circuit 4 which can oscillates at an optional frequency, a 1st edge extracting circuit 2 which extracts the leading edge of the signal oscillated by the oscillation circuit 4, a 2nd edge extracting circuit 5 which extracts the trailing edge of an input video signal, and a mask circuit 3 which compares the respective edges extracted by both the edge extracting circuits 2 and 5. Then the variable oscillation circuit 4 is synchronized with the frequencies of plural object video signals selected by the same method as before and then a CPU 12 specifies a dot clock as a frequency per pixel of the input video signal on the basis of the waveform outputted by the mask circuit 3 to decide the kind of the computer.



LEGAL STATUS

[Date of request for examination] 08.03.1999

[Date of sending the examiner's decision of rejection] 23.07.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3397813

[Date of registration] 14.02.2003

[Number of appeal against examiner's decision of rejection] 2002-016115

[Date of requesting appeal against examiner's decision of rejection] 22.08.2002

[Date of extinction of right]

14.02.2006

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-161416

(43)公開日 平成6年(1994)6月7日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G	5/18	8121-5G		
	5/40	8121-5G		
H 0 4 N	5/04	Z 9070-5C		

審査請求 未請求 請求項の数1(全 8 頁)

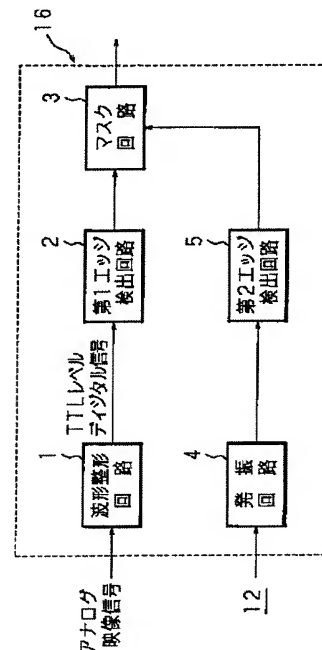
(21)出願番号	特願平4-333721	(71)出願人	000001889 三洋電機株式会社 大阪府守口市京阪本通 2 丁目 5 番 5 号
(22)出願日	平成 4 年(1992)11月18日	(72)発明者	奥野 浩光 大阪府守口市京阪本通 2 丁目18番地 三洋 電機株式会社内
		(74)代理人	弁理士 河野 登夫

(54)【発明の名称】 コンピュータの判別機能を有するディスプレイ装置

(57)【要約】

【目的】 従来は判別不可能であったコンピュータをも判別可能なディスプレイ装置の提供を目的とする。

【構成】 任意の周波数で発振が可能な可変発振回路 4 と、この発振回路 4 により発振される信号の立ち上がりエッジを抽出する第 1 のエッジ抽出回路 2 と、入力映像信号の立ち上がりエッジを抽出する第 2 のエッジ抽出回路 5 と、両エッジ抽出回路 2、5 により抽出されたそれぞれのエッジを比較するマスク回路 3 とを備え、従来同様の手法により選択された複数の対象の映像信号の周波数に可変発振回路 4 を同期させることにより、マスク回路 3 から出力される信号の波形に基づいて CPU 12 が入力映像信号の 1 画素当りの周波数であるドットクロックを特定してコンピュータの機種を判別する。



【特許請求の範囲】

【請求項 1】 入力映像信号の水平周波数及び 1 垂直周期当りの水平ライン数とをカウントするカウンタ回路と、入力映像信号の水平及び垂直同期信号の極性を判別する極性判別回路と、

前記カウンタ回路によりカウントされた水平周波数のカウント値及び 1 垂直周期当りの水平ライン数と、前記極性判別回路により判別された水平及び垂直同期信号の極性とに基づいて、入力映像信号を出力しているコンピュータの機種及びグラフィック画面であるかテキスト画面であるかを判別する機種判別手段とを備えたディスプレイ装置において、

任意の周波数で発振が可能な可変発振回路と、該発振回路により発振される信号の立ち上がりエッジを抽出する第 1 のエッジ抽出回路と、

入力映像信号の立ち上がりエッジを抽出する第 2 のエッジ抽出回路と、

前記両エッジ抽出回路により抽出されたそれぞれのエッジを比較する比較回路とを備え、

前記機種判別手段は、前記カウンタ回路によるカウント結果と前記極性判別回路による判別結果とに基づいて選択された複数の対象の映像信号それぞれの周波数に前記可変発振回路を同期させることにより、前記比較回路の比較結果に基づいて入力映像信号の 1 画素当りの周波数であるドットクロックを特定してコンピュータの機種及びグラフィック画面であるかテキスト画面であるかを特定すべくしてあることを特徴とするコンピュータの判別機能を有するディスプレイ装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はコンピュータの表示装置として使用されるディスプレイ装置に関し、更に詳述すれば、映像信号の 1 ドットと表示装置の 1 画素との同期をとるために接続されているコンピュータの種類を自動的に判別するディスプレイ装置に関する。

【0002】

【従来の技術】現在多種多様なコンピュータが市販されている。このため、コンピュータ用に使用されるディスプレイ装置は複数種類のコンピュータに対応可能な汎用性が要求される。ところで、コンピュータの映像信号をディスプレイ装置の画面に映写するためには、特に液晶プロジェクタのように総画素数が少ないディスプレイ装置においては、液晶パネルの 1 画素と映像信号の 1 ドットとを同期させる必要がある。そのため、ディスプレイ装置に入力される映像信号のドットクロックの周波数を入力信号から決定しなければならない。

【0003】従来は、映像信号の水平周波数あるいは 1 垂直周期当りの水平ライン数、水平及び垂直同期信号の極性から機種を判別することにより、ドットクロックを決定していた。以下にその従来の技術について、ディス

プレイ装置の当該部分の構成例を示す図 1 のブロック図及びその動作手順を示す図 2 のフローチャートを参照して説明する。

【0004】図 1 において、参照符号 11 は ROM であり、このディスプレイ装置に接続可能な各コンピュータの水平周波数のカウント値、1 垂直周期当りの水平ライン数、同期信号の極性のデータが予め格納されている。参照符号 12 は CPU であり、カウンタ回路 13 及び極性判別回路 14 からの出力信号が入力されている。

【0005】カウンタ回路 13 はコンピュータから出力されている映像信号の水平周波数、1 垂直周期当りの水平ライン数をカウントする。また、極性判別回路 14 はコンピュータから出力されている映像信号の同期信号の極性を判定する。

【0006】まず、CPU 12 は、ROM 11 に予め格納されている各コンピュータの水平周波数のカウント値、1 垂直周期当りの水平ライン数、同期信号の極性のデータを読み出す（ステップ S11）。次に、CPU 12 はカウンタ回路 13 及び極性判別回路 14 の出力信号と ROM 11 から与えられているデータとの一致判定を行う（ステップ S12、S13、S14）。水平周波数、1 垂直周期当りの水平ライン数、同期信号の極性の全てが一致するデータがあれば機種が決定する（ステップ S15）。しかし、一つでも異なれば不一致と見做して次の比較用データを読み出して再度比較を行う（ステップ S16）。

【0007】このような処理が、機種が決定するまで、または全機種が不一致と判定されるまで（ステップ S17）、反復される。コンピュータの機種が決定すれば、CPU 12 は表示制御回路 15 に信号を与えることにより、コンピュータから入力される映像信号の 1 ドットに各画素を同期させて表示が行われるように制御する。

【0008】図 3 は現在市販されている代表的なコンピュータの機種の水平周波数、1 垂直周期当りの水平ライン数、水平及び垂直同期信号の極性を示している。図 3 において、fH は水平周波数 (KHz) を、line は 1 垂直周期当りのライン数を、H pol. は水平同期信号の極性（+ または -）を、V pol. は垂直同期信号の極性（+ または -）をそれぞれ示している。

【0009】図 3 から明らかなように、水平周波数、1 垂直周期当りの水平ライン数、水平及び垂直同期信号の極性が決定すれば 1 機種が特定出来ることが判る。たとえば、水平周波数が 31.468750 KHz 以外である場合は水平周波数のみで判別出来る。また水平周波数が 31.468750 KHz であれば、1 垂直周期当りの水平ライン数と水平及び垂直同期信号の極性とで判別出来る。

【0010】上述のように、水平周波数、1 垂直周期当りの水平ライン数、水平及び垂直同期信号の極性からコンピュータを判別出来るので、ドットクロックを確定することが可能であり、表示装置のディスプレイ画面に画素とドットとが同期した画面表示が可能になる。

【0011】しかし、図3から明らかなように、水平周波数が31.468750KHzである場合と、31.468906KHzである場合とは、水平周波数をカウントする発振子の誤差、バラツキを考慮すると厳密には判別することが出来ない。このため、VGA(640×400、1垂直周期当り449ライン)とVGA(720×400)とは、1垂直周期当りのライン数及び水平及び垂直同期信号の極性が一致しており、従来の手法では判別不可能になる。

【0012】ところで、VGAにおいては640×400がグラフィックモードであり、720×400がテキストモードであるので、これらの両モードは頻繁に切り換えられる。このため、従来は両モード間の切換えの都度、オペレータがスイッチ操作を行わねばならず、使い勝手を著しく損ねる要因になっている。

【0013】

【発明が解決しようとする課題】このように、従来のディスプレイ装置では、接続されているコンピュータを判別する際に、水平周波数をカウントする発振子の誤差、バラツキ等がある場合には機種判別が出来なくなる虞がある。本発明はこのような事情に鑑みてなされたものであり、従来は判別不可能であったコンピュータをも判別可能なディスプレイ装置の提供を目的とする。

【0014】

【課題を解決するための手段】本発明に係るディスプレイ装置は、入力映像信号の水平周波数及び1垂直周期当りの水平ライン数とをカウントするカウンタ回路と、入力映像信号の水平及び垂直同期信号の極性を判別する極性判別回路と、カウンタ回路によりカウントされた水平周波数のカウント値及び1垂直周期当りの水平ライン数と、極性判別回路により判別された水平及び垂直同期信号の極性とに基づいて、入力映像信号を出力しているコンピュータの機種及びグラフィック画面であるかテキスト画面であるかを判別する機種判別手段とを備え、更に任意の周波数で発振が可能な可変発振回路と、この発振回路により発振される信号の立ち上がりエッジを抽出する第1のエッジ抽出回路と、入力映像信号の立ち上がりエッジを抽出する第2のエッジ抽出回路と、両エッジ抽出回路により抽出されたそれぞれのエッジを比較する比較回路とを備え、機種判別手段は、カウンタ回路によるカウント結果と極性判別回路による判別結果とに基づいて選択された複数の対象の映像信号それぞれの周波数に可変発振回路を同期させることにより、比較回路の比較結果に基づいて入力映像信号の1画素当りの周波数であるドットクロックを特定してコンピュータの機種及びグラフィック画面であるかテキスト画面であるかを特定すべくしてあることを特徴とする。

【0015】

【作用】本発明に係るディスプレイ装置では、カウンタ回路と極性判別回路とにより選択された複数の映像信号の周波数に可変発振回路を同期させることにより、任意

の周波数で発振が可能な発振回路により発振された信号の立ち上がりエッジが第1のエッジ抽出回路で抽出され、入力映像信号の立ち上がりエッジが第2のエッジ抽出回路で抽出され、両エッジ抽出回路により抽出されたそれぞれのエッジが比較回路で比較され、この結果により入力映像信号の1画素当りの周波数であるドットクロックが特定されてコンピュータの機種及びグラフィック画面であるかテキスト画面であるかが判別される。

【0016】

【実施例】以下、本発明をその実施例を示す図面に基いて詳述する。

【0017】図4は本発明のディスプレイ装置の要部の構成を示すブロック図である。図4において、参照符号11乃至14は前述の図1に示されている従来例と同一であり、CPU12がカウンタ回路13及び極性判別回路14からの出力信号により判定を行うことも同様である。しかし、本発明のディスプレイ装置では、前述のように水平周波数をカウントする発振子の誤差、バラツキを考慮すると厳密には判別することが出来ないような場合にも厳密な判別を行うことが出来る。

【0018】本発明のディスプレイ装置では判別的手段として判別回路16が備えられている。この判別回路16により、本発明のディスプレイ装置では従来のように機種を判別してからドットクロックを決定するのではなく、いくつかの候補を選択した後にドットクロックを特定することにより機種を判別するようにする。そして、この判別回路16による判別結果に従って、表示制御回路15がコンピュータから入力される映像信号の1ドットに各画素を同期させて表示が行われるように制御する。

【0019】その手法の説明のため、一例としてVGA(640×400、1垂直周期当り449ライン)とVGA(720×400)との判別の手順を以下に示す。まず、従来技術で説明したように、即ちカウンタ回路13及び極性判別回路14により、コンピュータから入力されている映像信号の水平周波数、1垂直周期当りの水平ライン数、水平及び垂直同期信号の極性により、接続されているコンピュータはVGA(640×400、1垂直周期当り449ライン)とVGA(720×400)とのいずれかであることが判る。次に、以下のような手順によりドットクロックを調べる。

【0020】図5の回路図に判別回路16の具体的な回路構成を示す。これはアナログRGB信号からドットクロックを特定するための回路である。また、図6はその動作説明のための波形図である。

【0021】図5の波形整形回路1には図6(a)に示されているようなアナログの映像信号が入力される。この波形整形回路1に入力されたアナログ信号は波形形成回路1により、図6(b)に示されているようなTTLレベルのデジタルの映像信号に変換される。なお、波形形成回路1はコンパレータにより容易に実現出来る。

【0022】次に、波形整形回路1に得られたディジタ

ルの映像信号は第1エッジ検出回路2に入力され、図6(c)に示されているように立ち上がりエッジのみが抽出された信号が出力される。なお、第1エッジ検出回路2は微分回路により容易に実現出来る。

【0023】第1エッジ検出回路2から出力された立ち上がりエッジの信号は、ドットクロックに同期した正極性パルスであるため、その周波数を特定すればよい。そこで、このパルスをVGA(640×400、1垂直周期当り449ライン)のドットクロックである25.175MHzのパルスでマスク処理する。このために、発振回路4には水平周波数に同期して25.175MHzで発振するようにCPU12から指示が与えられる。

【0024】発振回路4からは、図6(d)に示されているように、水平周波数に同期した25.175MHzの波形が出力されて第2エッジ検出回路5に入力される。第2エッジ検出回路5は入力された25.175MHzの波形の立ち上がりエッジを抽出して図6(e)に示されているような25.175MHzの正極性パルスを出力する。この第2エッジ検出回路5から出力される25.175MHzの正極性パルスはマスク回路3に与えられる。

【0025】一方、前述の図6(c)に示されている第1エッジ検出回路2の出力もマスク回路3に与えられている。マスク回路3は第1エッジ検出回路2の出力信号を上述の第2エッジ検出回路5の出力信号でマスクする。

【0026】マスク回路3の一構成例を図7に示す。図7において、第1エッジ検出回路2から出力される、図6(c)に示されているデジタルの映像信号はAND回路7の一方の入力端子に入力される。また、水平周波数に同期した第2エッジ検出回路5から出力される図6(e)に示されている25.175MHzのパルスはNOT回路6により反転されて図6(f)に示されているような波形になり、AND回路7の他方の入力端子に入力される。

【0027】AND回路7は両入力端子から入力される信号を論理乗算する。この結果、コンピュータから入力されているデジタルの映像信号が15.175MHzのドットクロックであれば、AND回路7の出力は図6(g)に示されているように常時" L "レベルになるので、この場合にはVGA(640×400、1垂直周期当り449ライン)であると判定することが出来る。

【0028】一方、コンピュータから入力されているデジタルの映像信号のドットクロックが25.175MHzでなければ、図6(b)に示されているようにAND回路7の出力が常時" L "レベルにはならず" H "レベルの期間もあり得る波形になる。従って、この場合はドットクロックが28.322MHzであるVGA(720×400)であると判定す

ることが出来る。

【0029】このようにして、VGA(640×400、1垂直周期当り449ライン)とVGA(720×400)とを判別することが出来る。

【0030】なお、上述の説明は一例であって、発振回路4はその発振周波数が可変であるので、CPU12からの指示により発振周波数を変化させることにより、他のドットクロックの判定を行うことが出来ることは言うまでもない。

【0031】

【発明の効果】以上に説明したように本発明によれば、接続されているコンピュータの機種を従来以上に正確に判別することが可能なディスプレイ装置を提供することが可能になる。たとえば、従来はVGAではグラフィックモード(640×400、1垂直周期当り449ライン)とテキストモード(720×400)とを判別することが不可能であったため、グラフィックモードとテキストモードとの間で切り換えを行う場合にはオペレータがその都度スイッチ等を操作する必要があった。しかし、本発明では自動的に判別を行えるようになるので、オペレータはそのような煩わしい操作から開放される。

【図面の簡単な説明】

【図1】従来のディスプレイ装置の要部の構成例を示すブロック図である。

【図2】従来のディスプレイ装置動作手順を示すフローチャートである。

【図3】市販されている代表的なコンピュータの機種の水平周波数、1垂直周期当りの水平ライン数、水平及び垂直同期信号の極性を示す表の模式図である。

【図4】本発明のディスプレイ装置の要部の構成を示すブロック図である。

【図5】本発明のディスプレイ装置の判別回路の具体的な回路構成を示す回路図である。

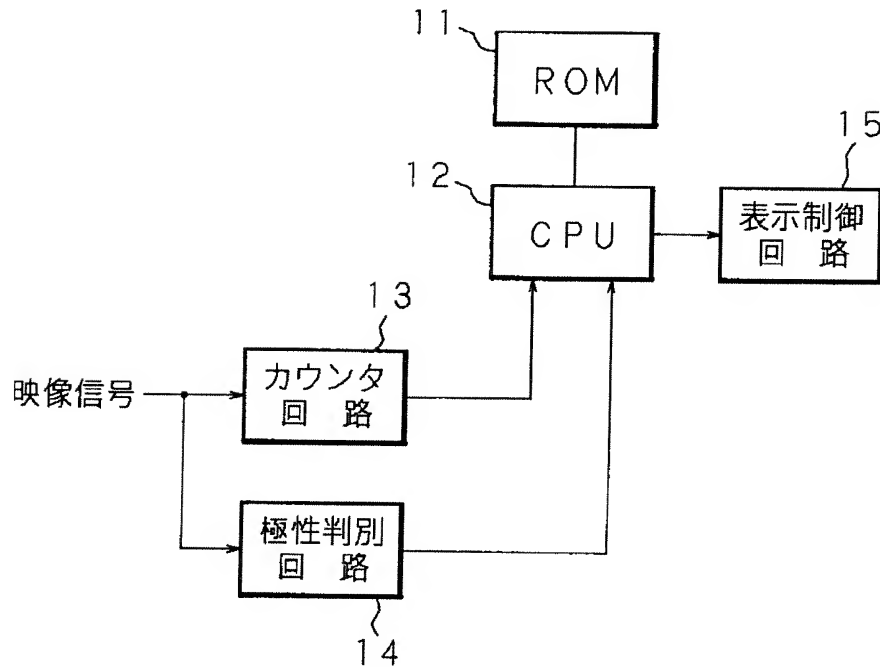
【図6】本発明のディスプレイ装置の判別回路の動作説明のための波形図である。

【図7】本発明のディスプレイ装置の判別回路のマスク回路の一構成例を示す回路図である。

【符号の説明】

- 2 第1エッジ検出回路
- 3 マスク回路
- 4 発振回路
- 5 第2エッジ検出回路
- 12 CPU
- 13 カウンタ回路
- 14 極性判別回路

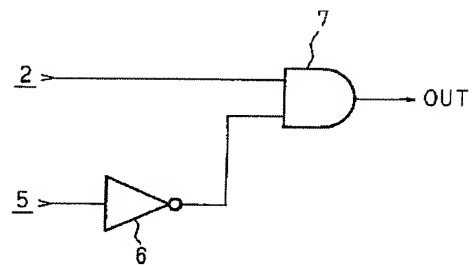
【図1】



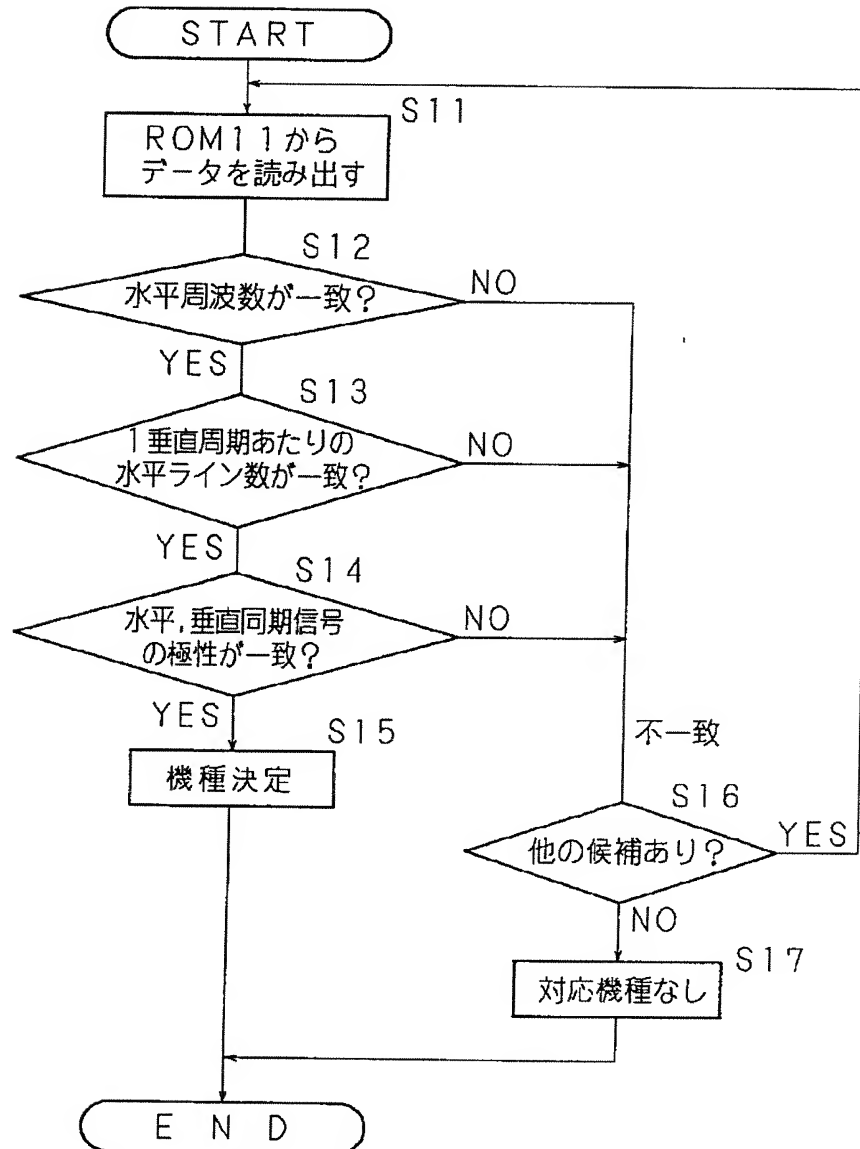
【図3】

fH (KHz)	line	H pol.	V pol.	machine
15.699561	262	+	+	CGA
18.1406	370	+	-	HGC Text
18.5185	370	+	-	HGC Graphic
21.618351	366	+	-	EGA Text
21.850806	366	+	-	EGA Graphic
24.826179	440	-	-	PC-9801(640x400)
30.258	501	+	-	AX-286/386
31.468750	449	-	+	VGA (640x400)
		+	-	VGA (640x350)
	525	-	-	VGA (640x480)
		-	+	VGA (640x400)
		+	-	VGA (640x350)
31.468906	449	-	+	VGA (720x400)
35.0	525	-	-	MACII normal

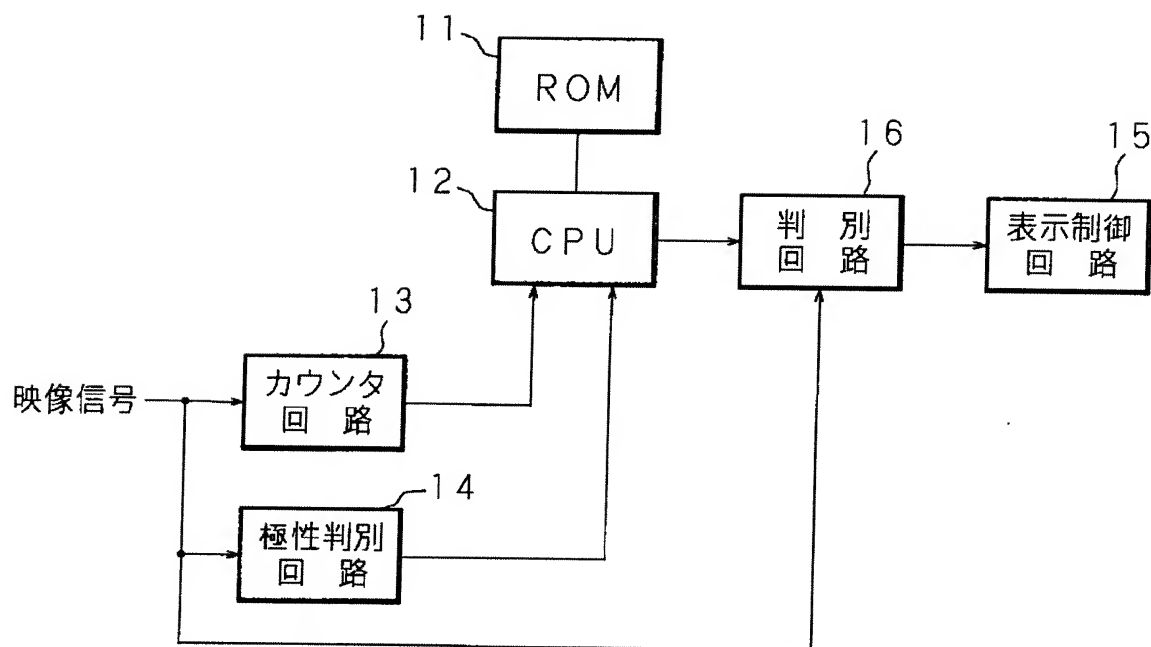
【図7】



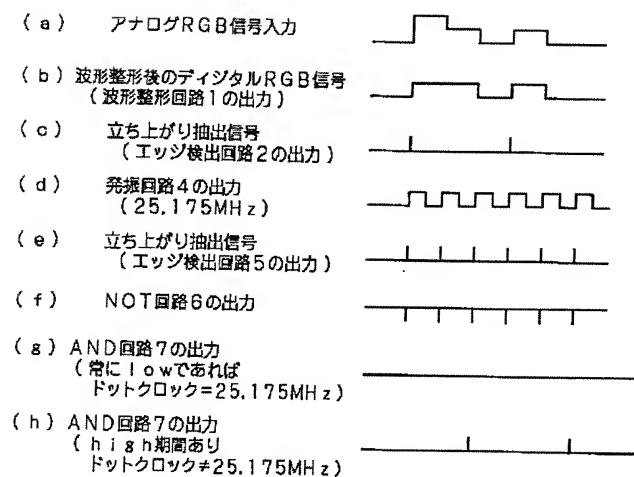
【図2】



【図4】



【図6】



【図5】

